

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-040091  
 (43)Date of publication of application : 06.02.2002

(51)Int.CI.

G01R 31/26

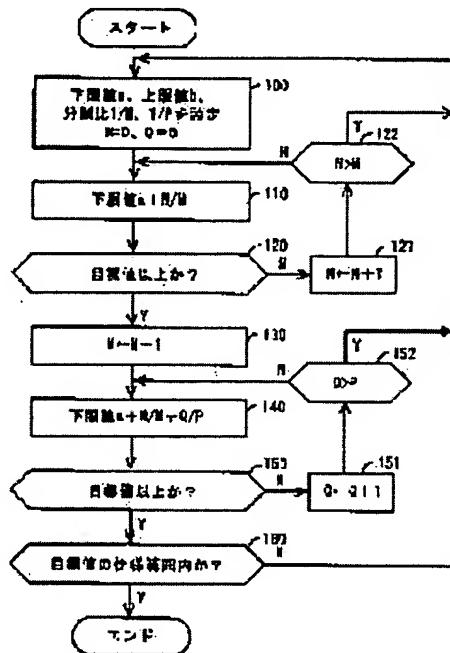
(21)Application number : 2000-231407 (71)Applicant : ADVANTEST CORP  
 (22)Date of filing : 27.07.2000 (72)Inventor : SHIMIZU NOBUHIRO

## (54) SEMICONDUCTOR TESTING METHOD AND SEMICONDUCTOR TESTING DEVICE USING THIS TESTING METHOD

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor testing method capable of quickly and surely setting a control voltage so as to be within the power range of target value of an RF device and a semiconductor testing device using this method.

SOLUTION: In this semiconductor testing method for driving an output power level into the range of a target value by the control voltage of a DUT to perform a test, the control voltage is controlled according to steps of changing it within the lower limit value and upper limit value of the control voltage with a first resolution larger than a specification range in normal order, setting back the resolution to the one before when exceeding the target value of output power to change the control voltage with a second resolution within the specification range in normal order.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-40091

(P2002-40091A)

(43)公開日 平成14年2月6日(2002.2.6)

(51)Int.Cl.<sup>7</sup>

G01R 31/26

識別記号

F I

G 01 R 31/26

チ-ヨ-ト<sup>7</sup> (参考)

G 2 G 0 0 3

B

審査請求 未請求 請求項の数3 O.L (全 8 頁)

(21)出願番号 特願2000-231407(P2000-231407)

(71)出願人 390005175

株式会社アドバンテスト

東京都練馬区旭町1丁目32番1号

(22)出願日 平成12年7月27日(2000.7.27)

(72)発明者 清水 延浩

東京都練馬区旭町1丁目32番1号 株式会  
社アドバンテスト内

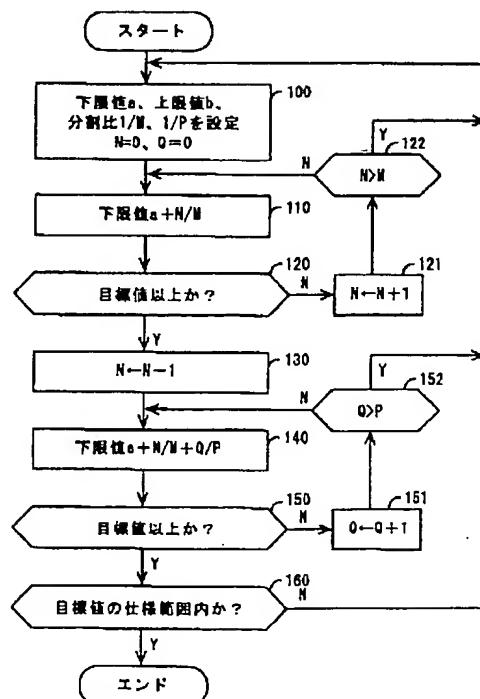
Fターム(参考) 20003 AA07 AB01 AE08 AE10 AF02  
AH01 AH02 AH04 AH05

(54)【発明の名称】 半導体試験方法及びその試験方法を用いた半導体試験装置

(57)【要約】

【課題】 本発明は、RFデバイスの目標値のパワー範囲となるように、制御電圧を早く確実に設定できる半導体試験方法及びその試験方法を用いた半導体試験装置を提供する。

【解決手段】 DUTの制御電圧により目標値の範囲内に出力パワーレベルを追い込みして試験する半導体試験方法において、制御電圧の下限値と上限値の範囲で、仕様範囲よりも大きな第1の分解能で昇順で変化させ、出力パワーの目標値を超えたたら、1つ前の分解能の設定にもどり、仕様範囲内となる第2の分解能で昇順で変化させ、以上のステップにより制御電圧を制御する手段。



## 【特許請求の範囲】

【請求項1】 DUTの制御電圧により目標値の範囲内に出力パワーレベルを追い込みして試験する半導体試験方法において、

制御電圧の下限値と上限値の範囲で、仕様範囲よりも大きな第1の分解能で昇順で変化させ、出力パワーの目標値を超えたたら、1つ前の分解能の設定にもどり、仕様範囲内となる第2の分解能で昇順で変化させ、

以上のステップにより制御電圧を制御することを特徴とした半導体試験方法。

【請求項2】 DUTの電源電圧制御により目標値の範囲内に電源のドレン電流を追い込みして試験する半導体試験方法において、

電源電圧の下限値と上限値の範囲で、仕様範囲よりも大きな第1の分解能で昇順で変化させ、ドレン電流の目標値を超えたたら、1つ前の分解能の設定にもどり、仕様範囲内となる第2の分解能で昇順で変化させ、以上のステップにより電源電圧を制御することを特徴とした半導体試験方法。

【請求項3】 請求項1または2記載の半導体試験方法を用いた半導体試験装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、RFデバイスの出力パワーレベルを電圧制御により目標値の仕様範囲内に高精度、且つ高速で追い込みして試験できる半導体試験方法及びその試験方法を用いた半導体試験装置に関する。

## 【0002】

【従来の技術】 従来技術の例について、図5～図9を参照して要部構成と動作について説明する。図5に示すように、従来のRFデバイスを試験する半導体試験装置の要部は、コンピュータ10と、信号発生器20と、ミキサ30と、デジタイザ40と、電圧源50とで構成している。但し、半導体試験装置のその他の構成ブロックは、図と説明を簡明とするため省略している。そして、半導体試験装置は、被測定RFデバイスのDUT90を試験する。

【0003】 コンピュータ10は、バス60に接続された各構成ブロックをソフトウェアにより制御している。

【0004】 信号発生器20は、RF信号を被測定デバイスのRFデバイスのDUT90に出力する。

【0005】 ミキサ30は、RF信号を受けてローカル周波数信号とを混合して、A/D変換器でサンプリング出来るIF周波数の信号を出力する。

【0006】 デジタイザ40は、A/D変換器41と、メモリ42とで構成している。A/D変換器41は、IF周波数の信号を基準クロックでサンプリングしてデジ

タルの信号に変換し、メモリ42に記憶する。

【0007】 メモリ42に記憶したデータはコンピュータ10により信号処理して、信号発生器20の入力パワーに対するDUT90の出力信号のパワーを求める事が出来る。

【0008】 電圧源50は、プログラムにより制御して制御電圧Vpcを変化させてDUT90に供給する定電圧源で、そのときの供給電流を測定する機能も有する電源である。

【0009】 DUT90は、例えば、移動体通信で使用されるRFデバイスであり、制御電圧Vpcにより出力パワーレベルが制御される800MHz帯のRFアンプである。

【0010】 次に、DUT90をRFデバイスとした場合のパワー設定の方法について説明する。RFデバイスのパワーレベル設定の方法は、入力パワーを所定のレベルに固定し、制御電圧Vpcを可変して、出力パワーレベルを目標値の狭い仕様範囲となるように追い込んで試験する場合である。例えば、RFデバイスの制御電圧Vpcを下限の2Vから上限の3Vの範囲で変化させて出力のパワーレベルを目標値の狭い仕様範囲である32dBm±0.01dBとなるように設定する場合で、2つの方法がある。

【0011】 第1の方法は、リニアサーチによる方法で、図6に示すように、制御電圧Vpcを下限aから上限bまで昇順で変化させて目標値の出力パワー範囲となるようにする方法である。そのため、図7の拡大図に示すように、あらかじめ出力パワーの仕様の範囲以下となる制御電圧の変化量を求めておき、その変化量のステップで出力パワーの目標値を超えるまで制御電圧Vpcを1、2、3、…と変化させていく。この方法では、最初から所望の出力パワーの仕様範囲となる分割比の制御電圧Vpcで下限値から変化させていくので、試験時間が長くかかる。

【0012】 第2の方法は、バイナリサーチによる方法で、図8に示すように、制御電圧Vpcを下限aから上限bの範囲で、常に間隔を半分にしながら出力パワーの存在する側、目標値の出力パワーレベル範囲となるようにサーチして1、2、3、…と設定する方法である。そして、図9の拡大図に示すように、あらかじめ出力パワーレベルの仕様の範囲以下となる制御電圧の変化量を求めておき、その制御電圧Vpcとなるまで制御電圧Vpcを半分にしながら変化させていく。

【0013】 しかし、この第2の方法では、所望の出力パワーレベルの仕様範囲となる制御電圧Vpcに少ないステップで到達できるが、制御電圧Vpcを昇順で変化させていないので、RFデバイスの特性により目標の出力パワーレベル範囲内に追い込みできない場合がある。例えば、制御電圧Vpcを下限の2V～上限の3Vの範囲でバイナリサーチで変化させて出力のパワーレベルを目標値

の  $31 \text{ dBm} \pm 0.01 \text{ dB}$  となるように設定する場合について、以下箇条書きで説明する。

(1)  $V_{pc} = 1.5 \text{ V}$  のとき出力パワーが  $32.03 \text{ dBm}$  であった。

(2) 追い込みレベルより上なので電圧を  $1.25 \text{ V}$  に下げた。

(3) 以下、同様にして  $1.25 \text{ V} \sim 1.5 \text{ V}$  の範囲でペイナリサーチを繰り返す。

(4) しかし、RFデバイスが、デバイス自体の発熱の影響でゲインが下がってしまい、再び制御電圧  $V_{pc} = 1.5 \text{ V}$  に設定しても出力パワーレベルが  $31.97 \text{ dBm}$  までしか上がらないような場合がある。

(5) 従って、このような場合は、出力パワーレベルを目標値の狭い仕様範囲に設定できなくなる。

#### 【0014】

【発明が解決しようとする課題】上記説明のように、従来の第1方法では、試験時間が長くかかりすぎるし、第2の方法では、出力パワーレベルを所定の目標値の出力パワーレベルに設定できなくなる問題があった。そこで、本発明は、こうした問題に鑑みなされたもので、その目的は、RFデバイスの出力パワーレベルを狭い仕様範囲となるように、制御電圧を早く確実に設定できる半導体試験方法及びその試験方法を用いた半導体試験装置を提供することにある。

#### 【0015】

【課題を解決するための手段】即ち、上記目的を達成するためになされた本発明の第1は、DUTの制御電圧により目標値の範囲内に 出力パワーレベルを追い込みして試験する半導体試験方法において、制御電圧の下限値と上限値の範囲で、仕様範囲よりも大きな第1の分解能で昇順で変化させ、出力パワーの目標値を超えたたら、1つ前の分解能の設定にもどり、仕様範囲内となる第2の分解能で昇順で変化させ、以上のステップにより制御電圧を制御することを特徴とした半導体試験方法を要旨としている。

【0016】また、上記目的を達成するためになされた本発明の第2は、DUTの電源電圧制御により目標値の範囲内に電源のドレン電流を追い込みして試験する半導体試験方法において、電源電圧の下限値と上限値の範囲で、仕様範囲よりも大きな第1の分解能で昇順で変化させ、ドレン電流の目標値を超えたたら、1つ前の分解能の設定にもどり、仕様範囲内となる第2の分解能で昇順で変化させ、以上のステップにより電源電圧を制御することを特徴とした半導体試験方法を要旨としている。

【0017】また、上記目的を達成するためになされた本発明の第3は、本発明第1または2記載の半導体試験方法を用いた半導体試験装置を要旨としている。

#### 【0018】

【発明の実施の形態】本発明の実施の形態は、下記の実施例において説明する。

#### 【0019】

【実施例】本発明の実施例について、図1～図5を参照して要部構成と動作について説明する。本実施例のRFデバイスを試験する半導体試験装置の要部は、従来と同じ図5に示すように、コンピュータ10と、信号発生器20と、ミキサ30と、デジタイザ40と、電圧源50とで構成している。従って、各ブロックの動作については従来技術において説明したので説明を省略する。しかし、本発明では試験するアルゴリズムが従来と異なる。また、DUT90についても、従来技術で説明したのと同様のデバイスであり、例えば、移動体通信で使用されるRFデバイスであり、制御電圧  $V_{pc}$  により出力パワーが制御される  $800 \text{ MHz}$  帯のRFアンプである。

【0020】次に、RFデバイスのDUT90の本実施例による出力パワーレベル設定の方法について説明する。本実施例では、あらかじめ粗い分割比で制御電圧  $V_{pc}$  を変化させ、目標値を超えたたら1分割分戻って、仕様範囲内となる分割比で制御電圧  $V_{pc}$  を再度昇順で変化させる方法である。以下、図1のフローチャートを参照して、本実施例の半導体試験方法を箇条書きで説明する。

【0021】(1) 制御電圧  $V_{pc}$  を変化させる範囲の下限値  $a$ 、上限値  $b$  を設定し、下限値  $a$  と上限値  $b$  の範囲を分割する第1の分割比  $1/M$ 、及び  $1/M$  をさらに分割する第2の分割比  $1/P$  を設定する(ステップ100)。但し、第1の分割比  $1/M$  の  $M$  は4以上とし、また、あらかじめ出力パワーの仕様の範囲内となる制御電圧  $V_{pc}$  の変化量を求めておき、その仕様範囲内となる制御電圧の分割比を第2の分割比  $1/P$  とする。また、初期値  $N=0$ 、 $Q=0$  とする。

【0022】(2) 制御電圧  $V_{pc}$  に、下限値  $a + N/M$  を設定する(ステップ110)。

【0023】(3) そのときの出力パワーレベルを測定して、目標値以上であれば、ステップ130へすすみ、目標値以上でなければステップ121へすすむ(ステップ120)。

【0024】(4) 出力パワーレベルが目標値以上でなければ、 $N$  に1を加算する(ステップ121)。

【0025】(5)  $N$  に1を加算した結果が  $M$  より大きければステップ100へもどり、 $M$  以下であればステップ110へもどる(ステップ122)。

【0026】(6) 出力パワーレベルが目標値以上ならば、 $N$  から1を減算する(ステップ130)。

【0027】(7) 制御電圧  $V_{pc}$  に、下限値  $a + N/M + Q/P$  を設定する(ステップ140)。

【0028】(8) そのときの出力パワーレベルを測定して、目標値以上であれば、ステップ150へすすみ、目標値以上でなければステップ151へすすむ。

【0029】(9)  $Q$  に1を加算した結果が  $P$  より大きければステップ100へもどり、 $P$  以下であればステップ140へもどる(ステップ152)。

【0030】(10) 出力パワーが目標値の仕様範囲内であればステップ100へもどり、仕様範囲内であれば終了する(ステップ160)。

【0031】上記方法では、あらかじめ仕様範囲より粗い分割比で変化させておき、出力パワーの目標値を超えたたら、1分割比戻って仕様範囲内となる分割比の制御電圧 $V_{pc}$ で昇順で変化させていくので、早く確実に設定ができる。また、本実施例では、所定の目標値の出力パワー・レベル範囲に確実に設定できる。

【0032】ところで、本実施例では、複数の分割比を組み合わせたリニアサーチによる方法であるが、第1の分割比によるサーチで出力パワーが仕様範囲となる場合もあるので、その場合を判定してサーチを終了させるようなフローとしてもよい。さらに、応用として、最初にバイナリサーチで目標値を見つけ、その後リニアサーチの昇順で制御電圧を変化させる方法も同様にして実現できる。また、目的によっては、最初にリニアサーチで目標値を見つけ、その後バイナリサーチにより制御電圧を変化させる方法も同様にして実現できる。一方、図4に示すように、制御電圧 $V_{pc}$ が電源電圧で、その電流がドレイン電流の場合でも、目標のドレイン電流の仕様範囲内に設定することも同様にできる。

### 【0033】

【発明の効果】本発明は、以上説明したような形態で実施され、以下に記載されるような効果を奏する。即ち、あらかじめ仕様範囲より粗い分割比で変化させておき、目標値を超えたたら、1分割比戻って仕様範囲内となる分割比の制御電圧 $V_{pc}$ で昇順で変化させていくので、所定の目標値の出力パワー・レベルの仕様範囲内に早く確実に

設定ができる効果がある。

### 【図面の簡単な説明】

【図1】本発明の半導体試験方法のフローチャートである。

【図2】本発明の半導体試験方法の動作説明図である。

【図3】本発明の半導体試験方法の動作説明の拡大図である。

【図4】本発明の半導体試験方法の応用動作の説明図である。

【図5】半導体試験装置のブロック図である。

【図6】従来の半導体試験方法の第1の動作説明図である。

【図7】従来の半導体試験方法の第1の動作説明の拡大図である。

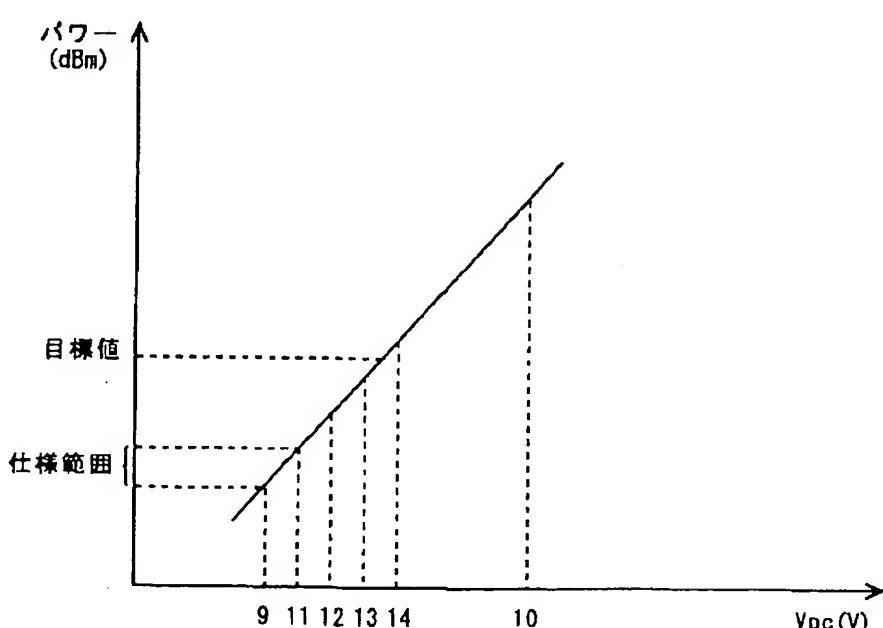
【図8】従来の半導体試験方法の第2の動作説明図である。

【図9】従来の半導体試験方法の第2動作説明の拡大図である。

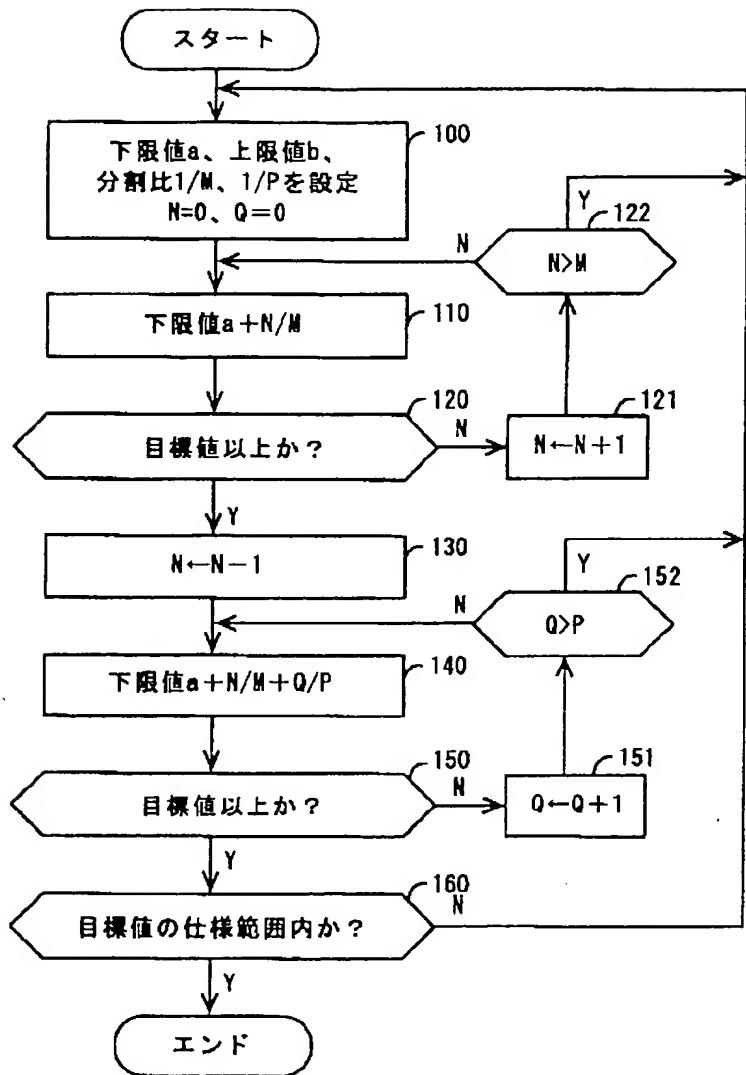
### 【符号の説明】

- 1 0 コンピュータ
- 2 0 信号発生器
- 3 0 ミキサ
- 4 0 デジタイザ
- 4 1 A/D変換器
- 4 2 メモリ
- 5 0 電圧源
- 6 0 バス
- 9 0 DUT

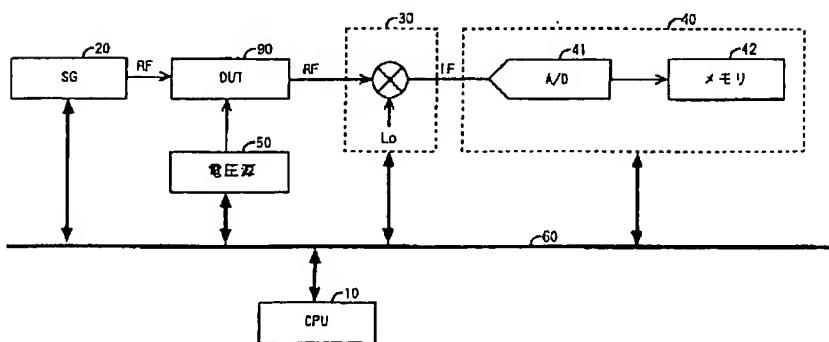
【図3】



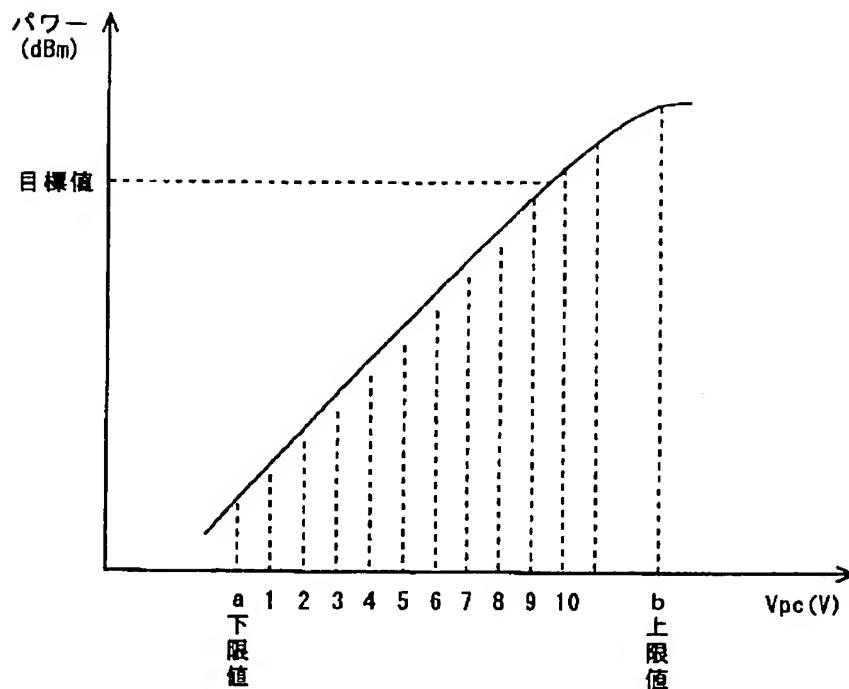
[図1]



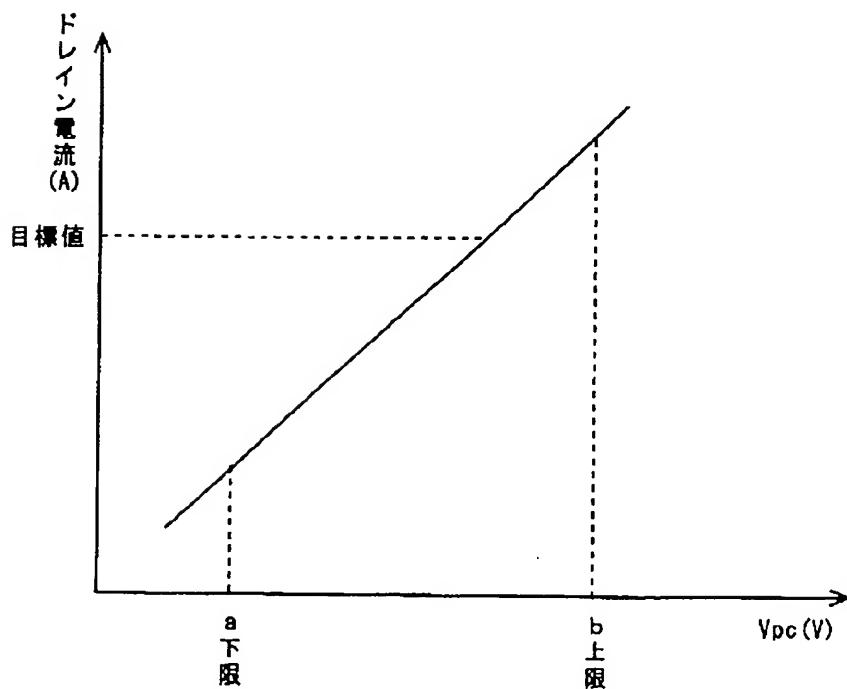
[図5]



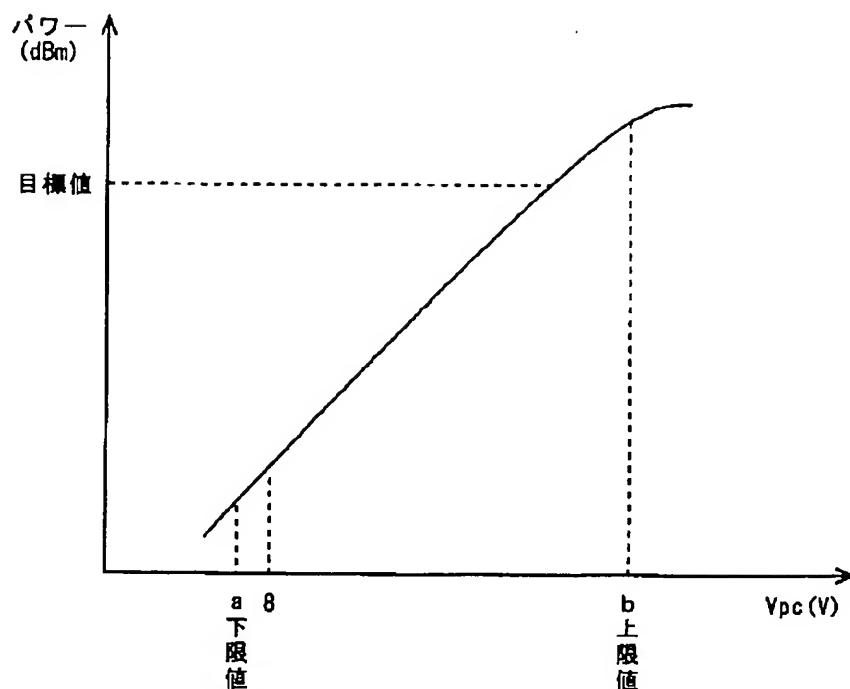
【図2】



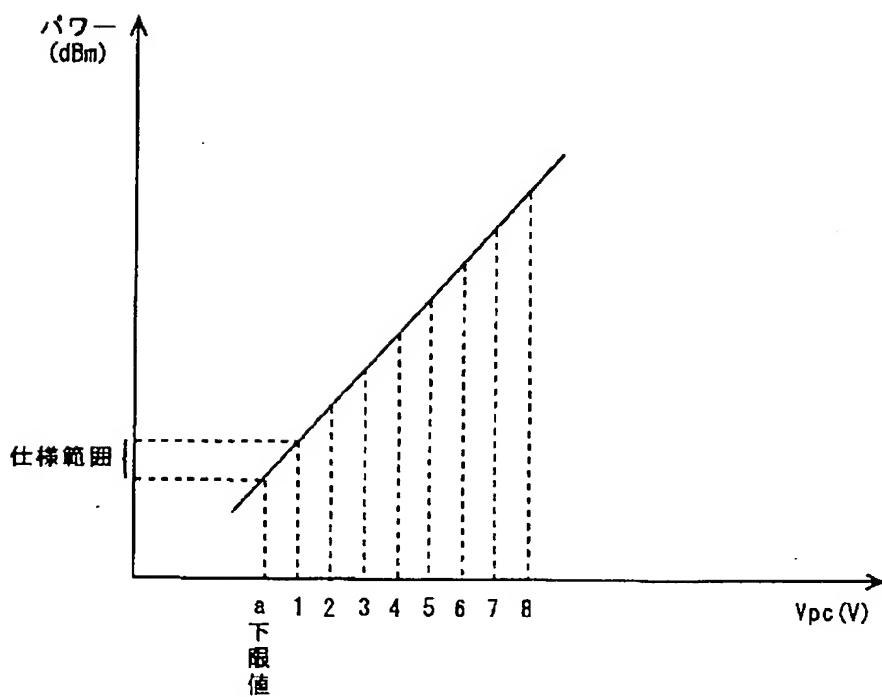
【図4】



[図6]

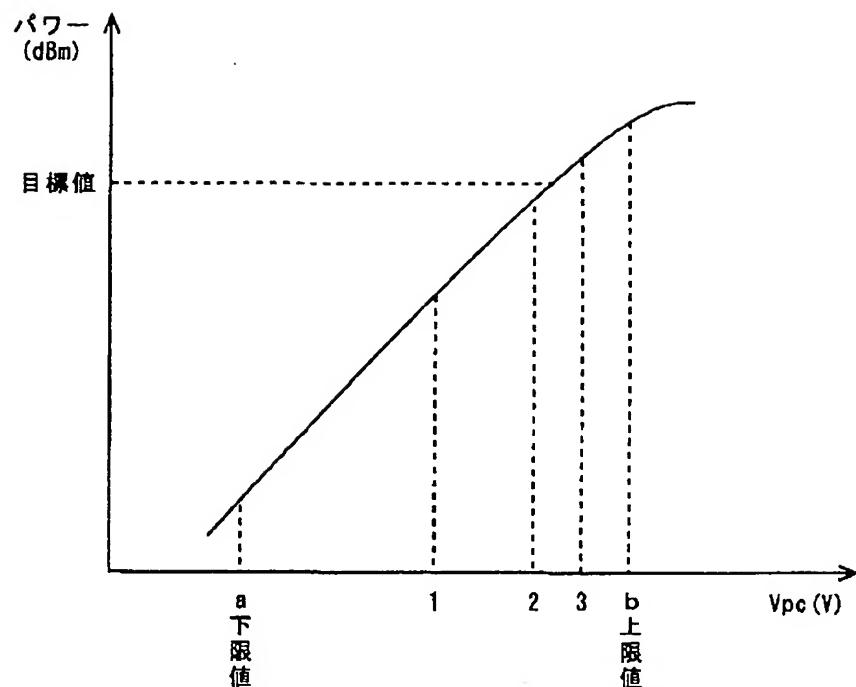


[図7]

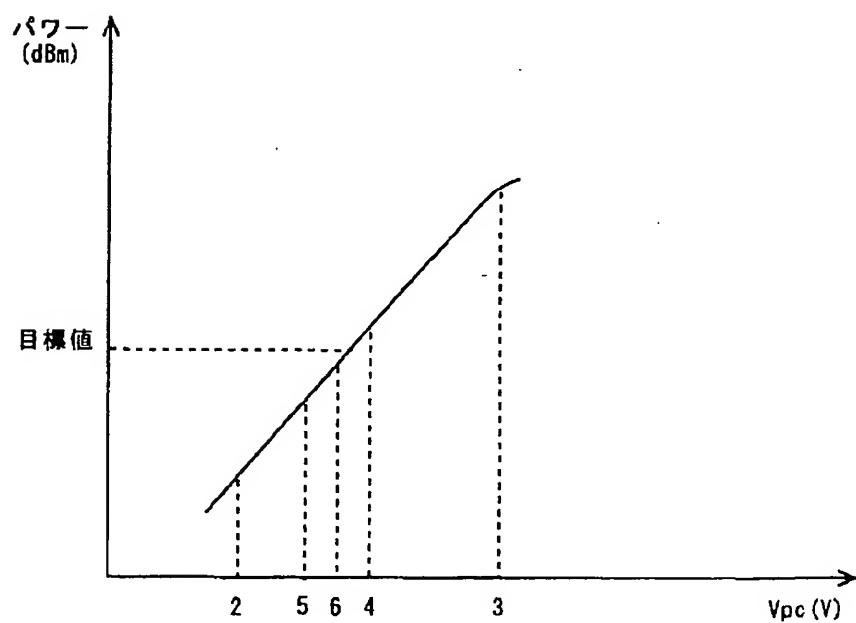


BEST AVAILABLE COPY

【図8】



【図9】



BEST AVAILABLE COPY